

Source: [Patent Law](#) > [Patents](#) > [Non-U.S. Patents](#) > [European Patents](#), [Patent Abstracts of Japan](#) and [PCT Patents](#) ⓘ

Terms: [jp08236659](#) ([Edit Search](#))

07038640 08236659

BN  
SC11850HP

COPYRIGHT: 1996, JPO & Japio  
PATENT ABSTRACTS OF JAPAN

08236659

♦ [Get Exemplary Drawing](#)

[Access PDF of Official Patent.](#) (Note: Cost incurred in a later step)

The Adobe Acrobat Reader must be installed on your computer to access Official Patent text.  
If you do not have this FREE reader, you can download it now from [www.adobe.com](http://www.adobe.com).

September 13, 1996

LEADLESS CHIP CARRIER AND PRINTED BOARD FOR MOUNTING IT  
INVENTOR: TANIMOTO MASAKI

APPL-NO: 07038640

FILED-DATE: February 27, 1995

ASSIGNEE-AT-ISSUE: MATSUSHITA ELECTRIC WORKS LTD

PUB-TYPE: September 13, 1996 - Un-examined patent application (A)

PUB-COUNTRY: Japan (JP)

IPC-MAIN-CL: H 01L023#12

CORE TERMS: leadless, carrier, chip, electrodes, terminal

ENGLISH-ABST:

PURPOSE: To obtain a leadless chip carrier in which the terminal electrodes can be ensured depending on the integration of a semiconductor device to be mounted without increasing the size of the leadless chip carrier body and a printed board for mounting the leadless chip carrier.

CONSTITUTION: In the leadless chip carrier provided with a plurality of terminal electrodes 3 arranged at an interval on the end face 2 of a board, the board 1 constituting the leadless chip carrier is formed in multistage and a plurality of terminal electrodes 3 are formed on the end face 2 of each board.

Source: [Patent Law](#) > [Patents](#) > [Non-U.S. Patents](#) > [European Patents](#), [Patent Abstracts of Japan](#) and [PCT Patents](#) ⓘ

Terms: [jp08236659](#) ([Edit Search](#))

View: Full

Date/Time: Monday, August 4, 2003 - 5:55 PM EDT

[About LexisNexis](#) | [Terms and Conditions](#)

[Copyright](#) © 2003 LexisNexis, a division of Reed Elsevier Inc. All rights reserved.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-236659

(43) 公開日 平成8年(1996)9月13日

(51) Int.Cl.<sup>6</sup>

H 0 1 L 23/12

識別記号

庁内整理番号

F I

H 0 1 L 23/12

技術表示箇所

N

H

審査請求 未請求 請求項の数 2 O L (全 5 頁)

(21) 出願番号 特願平7-38640

(22) 出願日 平成7年(1995)2月27日

(71) 出願人 000005832

松下電工株式会社

大阪府門真市大字門真1048番地

(72) 発明者 谷本 正樹

大阪府門真市大字門真1048番地松下電工株式会社内

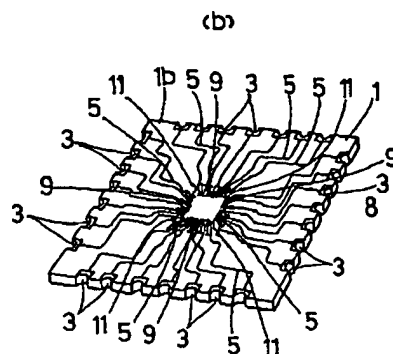
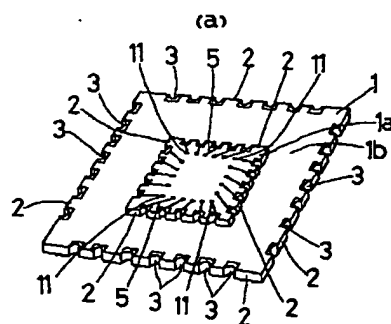
(74) 代理人 弁理士 佐藤 成示 (外1名)

(54) 【発明の名称】 リードレスチップキャリア及びこのリードレスチップキャリアを実装するプリント基板

(57) 【要約】

【目的】 リードレスチップキャリア本体の大きさを大きくすることなく、搭載する半導体装置の集積度に応じた端子電極を確保することができるリードレスチップキャリア及びこのリードレスチップキャリアを実装するプリント基板を提供することにある。

【構成】 本発明のリードレスチップキャリアは、複数の端子電極3が基板端面2に間隔をもって形成されるリードレスチップキャリアにおいて、このリードレスチップキャリアを構成する基板1が多段に形成され、各々の基板端面2に複数の端子電極3が形成されていることを特徴とする。



## 【特許請求の範囲】

【請求項1】 複数の端子電極（3）が基板端面（2）に間隔をもって形成されるリードレスチップキャリアにおいて、このリードレスチップキャリアを構成する基板（1）が多段に形成され、各々の基板端面（2）に複数の端子電極（3）が形成されていることを特徴とするリードレスチップキャリア。

【請求項2】 上記請求項1記載のリードレスチップキャリアを実装する凹部（6）が形成され、この凹部（6）の底面（7）にリードレスチップキャリアの端子電極（3）と接続する接続パッド（4）を有することを特徴とするリードレスチップキャリアを実装するプリント基板。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、半導体チップを搭載するリードレスチップキャリア及びこのリードレスチップキャリアを実装するプリント基板に関するものである。

## 【0002】

【従来の技術】 従来のリードレスチップキャリアの一例を図5に基づいて説明する。

【0003】 リードレスチップキャリアを構成する基板1は、例えば、プリント配線板で構成され、このプリント配線板の基板端面2に端子電極3が形成されている。この端子電極3は、チップキャリアを構成する基板1の基板端面2に、互いに一定間隔をおいて形成されるもので、基板1の周縁部にめっきスルーホールを形成し、このめっきスルーホールを半裁して形成される。そして、このリードレスチップキャリアは、端子電極3をはんだ付けすることによりプリント配線板からなるマザーボードに導通接続される。

【0004】 一般に、このリードレスチップキャリアは、基板1の中央部に半導体チップを搭載する窪み15が形成され、この窪み15に半導体チップを搭載し、基板1上に形成された回路パターン5の接続端子9と搭載された半導体チップとを、ボンディングワイヤにより接続し、この窪み15をアルミリッドで閉塞したり、封止材を封入して使用していた。

【0005】 また、上記リードレスチップキャリアをプリント配線板からなるマザーボードに搭載して用いる場合、上記端子電極3を使用してマザーボードと電気的導通を図っていた。しかしながら、この端子電極3の数は、搭載する半導体チップの集積度に依じて変動するため、半導体チップの集積度が向上して端子電極3の数を増加するには、このリードレスチップキャリアを構成する基板1の辺の長さを長くする必要が生じ、リードレスチップキャリア本体の大きさを大きくする必要があった。

## 【0006】

【発明が解決しようとする課題】 本発明は上記の事情に

鑑みてなされたものであり、その目的とするところは、リードレスチップキャリア本体の大きさを大きくすることなく、搭載する半導体装置の集積度に依じた端子電極を確保することができるリードレスチップキャリア及びこのリードレスチップキャリアを実装するプリント基板を提供することにある。

## 【0007】

【課題を解決するための手段】 本発明の請求項1に係るリードレスチップキャリアは、複数の端子電極3が基板端面2に間隔をもって形成されるリードレスチップキャリアにおいて、このリードレスチップキャリアを構成する基板1が多段に形成され、各々の基板端面2に複数の端子電極3が形成されていることを特徴とする。

【0008】 また、本発明の請求項2に係るリードレスチップキャリアを実装するプリント基板は、上記請求項1記載のリードレスチップキャリアを実装する凹部6が形成され、この凹部6の底面7にリードレスチップキャリアの端子電極3と接続する接続パッド4を有することを特徴とする。

## 【0009】

【作用】 本発明の請求項1に係るリードレスチップキャリアは、複数の端子電極が基板端面に間隔をもって形成されるリードレスチップキャリアにおいて、このリードレスチップキャリアを構成する基板が多段に形成され、各々の基板端面に複数の端子電極が形成されているので、外部接続用の端子電極の数が増加し、集積度の高い半導体チップを搭載することができる。

【0010】 また、本発明の請求項2に係るリードレスチップキャリアを実装するプリント基板は、プリント基板に凹部が形成され、この凹部の2部に接続パッドが形成されているので、上記請求項1記載のリードレスチップキャリアの一部を凹部に嵌合することにより、上記接続パッドとリードレスチップキャリアの端子電極を接続し、リードレスチップキャリアをプリント基板に実装することができる。

【0011】 以下、本発明を添付した図面に沿って詳細に説明する。

## 【0012】

【実施例】 図1（a）は本発明の一実施例に係るリードレスチップキャリアの表面の斜視であり、図1（b）は裏面の斜視図である。

【0013】 図1に示す如く、本発明に係るリードレスチップキャリアは、方形で2段状に形成された基板1から構成されている。

【0014】 この基板1は1段目の基板1a、2段目の基板1bより構成され、1段目の基板1a及び2段目の基板1bには、それぞれの4辺からなる端面2に互いに一定間隔を有する端子電極3が形成されている。この端子電極3は、基板1の外形端面に複数のめっきスルーホールを形成し、このめっきスルーホールを半裁して形成

3

されたものであり、該基板1の表面や裏面に形成された回路パターン5と接続されている。また、この回路パターン5は、基板1の表裏の面を貫通するパイアホール11に接続され、このパイアホール11を介して、それぞれの回路パターン5と導通が図られている。

【0015】本実施例のリードレスチップキャリアは、図に示す如く、1段目の基板1aが2段目の基板1bより外形寸法が小さい基板で形成され、2段目の基板1bには半導体チップを搭載する搭載部8が形成されている。この搭載部8の周囲には、半導体チップを搭載した

際に半導体チップの端子とボンディングワイヤにより接続される複数の接続端子9が形成されている。

【0016】この接続端子9は上記回路パターン5と接続され、この回路パターン5を介してパイアホール11及び端子電極3と接続されている。

【0017】このリードレスチップキャリアを構成する基板1は、特に限定はされないが、好ましくは表裏に回路パターンを有するプリント配線板を用いることができる。

【0018】上記リードレスチップキャリアを形成するには、従来のリードレスチップキャリアを製造する方法を使用することができる、積層板を基板とし、1段目の基板1aで構成するリードレスチップキャリアを形成する。まず、積層板をドリル加工して銅メッキを行う。次に、回路パターンに応じてエッチングを行い、さらに、ニッケルメッキ、金メッキを行う。そして、得られためっきスルーホールを半裁する。同様に2段目の基板1bも、積層板を基板としてドリル加工して銅メッキを行う。次に、回路パターンに応じてエッチングを行い、さらに、ニッケルメッキ、金メッキを行う。そして、こ

で、先に得られた1段目の基板1aを重ね合わせ、成形をしたり、接着材によって一体化し、この一体化した基板1をドリル加工を行い、このドリル加工により形成された穴に同様に、銅メッキを行い、回路パターンに応じてエッチングを行った後、さらに、ニッケルメッキ、金メッキを行う。そして、2段目の基板1bに形成されためっきスルーホールを半裁して形成される。

【0019】また、図5は、上記図1で示した本発明のリードレスチップキャリアを実装するプリント基板の一部拡大図である。

【0020】図に示す如く、本発明の一実施例であるリードレスチップキャリアを実装するプリント基板10は多層プリント配線板で形成されている。

【0021】この多層プリント配線板は、従来より使用されている多層プリント配線板を使用することができる。この多層プリント配線板は、表裏の面及び内層に回路パターンが形成されている。

【0022】本発明のプリント配線板10には、表面10aに凹部6が形成されている。この凹部6は、プリント基板10の表面10aをざぐり加工して形成され、上

4

記多段形状を有するリードレスチップキャリアが嵌合するように形成されている。

【0023】さらに、この凹部6の底面7には、内層の回路パターンが露出し、この回路パターンにより接続パッド4が形成されている。

【0024】この接続パッド4は、リードレスチップキャリアを嵌合する際に、このリードレスチップキャリアの端面に形成された複数の端子電極3と接続を図るもので、リードレスチップキャリアの基板1aに形成された端子電極3と対向する位置に形成されている。

【0025】また、表面10aにも接続パッド4が形成され、リードレスチップキャリアの基板1bに形成された端子電極3と接続を図ることができる。

【0026】図2は、上記図1に示すリードレスチップキャリアに半導体チップを搭載し、図5に示されたプリント基板に実装した断面図である。

【0027】図に示す如く、リードレスチップキャリアの搭載部8には半導体チップ12が搭載され、この半導体チップ12と接続端子9がボンディングワイヤ13により接続されている。さらに、封止材16により半導体チップ12及びボンディングワイヤ13が覆われている。

【0028】上記リードレスチップキャリアは、リードレスチップキャリア本体を構成する基板1の一部である基板1aがプリント基板10の凹部6に嵌合している。

【0029】図に示す如く、プリント基板10に実装されたリードレスチップキャリアは、端子電極3と、プリント基板10の表面10aに形成された接続パッド4及び凹部6の底面7に形成された接続パッド4に半田フィレット14により接続され、固着と電氣的導通が図られている。

【0030】したがって、凹部6の接続パッド4は、基板1aの端子電極3を介してパイアホール11に接続され、さらに、基板1bに搭載された半導体チップ12と接続されている。

【0031】図3(a)は、本発明の他の一実施例に係るリードレスチップキャリアの表面の斜視図であり、図3(b)は裏面の斜視図である。図4は上記リードレスチップキャリアをプリント基板に実装した断面図である。

【0032】このリードレスチップキャリアは、上記図1又は図2に示したリードレスチップキャリアと構成は同一で、図に示す如く、半導体チップを搭載する搭載部8が、段状に形成された基板1の小さい基板1a側に形成されている。

【0033】半導体チップを搭載する搭載部8が異なることにより、端子電極4より回路パターン5を介して接続端子9に接続される経路が異なる。

【0034】また、図4に示す如く、本実施例のリードレスチップキャリアを実装するプリント基板は、図2の

5

プリント基板と異なり、プリント基板1に形成された凹部6が、リードレスチップキャリアを実装したときにリードレスチップキャリアに搭載された半導体チップ13を保護するため段状に形成されている。したがって、凹部6の中に接続パッド4が形成された底部7を有し、その底部7に、さらに、底部7aを有する凹部6aが形成されている。

【0035】この凹部6aはリードレスチップキャリアを実装する際、この凹部6aに封止材16を注入することにより、半導体チップ1-2を容易に気密状態にして封止することができる。

【0036】このように、本発明のリードレスチップキャリアを構成する基板1が多段状に形成され、それぞれの段を形成する基板の基板端面に複数の端子電極が形成されているので、リードレスチップキャリアの大きさを大きくすることなく外部端子電極の数を増やすことができる。また、本発明のリードレスチップキャリアを実装するプリント基板は、リードレスチップキャリアが嵌合する凹部が形成され、その凹部に嵌合したリードレスチップキャリアの端子電極と接続される接続パッドが形成されているので、リードレスチップキャリアを確実に接続することができる。

【0037】尚、本発明のリードレスチップキャリアは、上記図1乃至図4で示したもののだけでなく、半導体チップを搭載する搭載部が凹状になったもの、プリント基板に嵌合する基板の表面に半田ボールを形成し、プリント基板の接続パッドに接続できるもの等がある。

【0038】

【発明の効果】以上、述べたように、本発明のリードレスチップキャリア及びこのリードレスチップキャリアを実装するプリント基板によると、外部入出力用の端子電極の大幅な端子数の向上を図ることが可能で、搭載する電子部品に応じて端子数を増加することができ、集積度の向上を図ることができる。さらに、本発明に係るリー

6

ドレスチップキャリアを実装するプリント基板に搭載することにより、プリント基板の表面に搭載するリードレスチップキャリアの占有面積を増やすことなく実装することが可能で、リードレスチップキャリアとプリント基板とを一度に設計することにより高密度化、小型化を図ることができる。

【図面の簡単な説明】

【図1】(a)本発明の一実施例に係るリードレスチップキャリアの斜視図である。

(b)上記リードレスチップキャリアの裏面の斜視図である。

【図2】図1のリードレスチップキャリアをプリント基板に実装した断面図である。

【図3】(a)本発明の他の一実施例に係るリードレスチップキャリアの斜視図である。

(b)上記リードレスチップキャリアの裏面の斜視図である。

【図4】図1のリードレスチップキャリアをプリント基板に実装した断面図である。

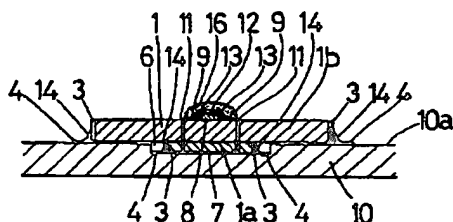
【図5】本発明のリードレスチップキャリアを実装するプリント基板の部分拡大図である。

【図6】従来のリードレスチップキャリアの斜視図である。

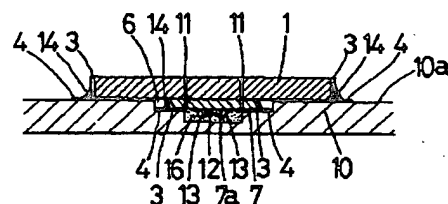
【符号の説明】

- 1 基板
- 2 基板端面
- 3 端子電極
- 4 接続パッド
- 5 回路パターン
- 6 凹部
- 7 底部
- 9 接続端子
- 11 バイアホール

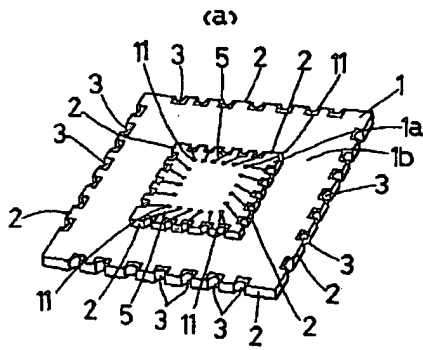
【図2】



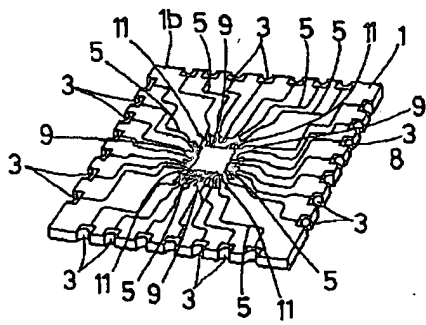
【図4】



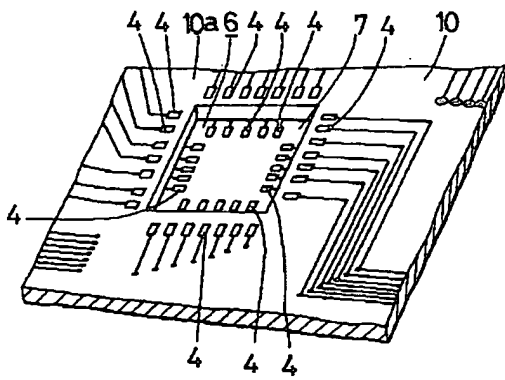
【図1】



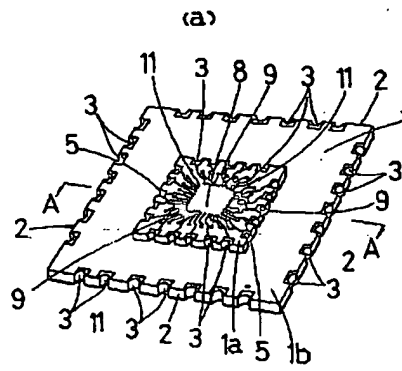
(b)



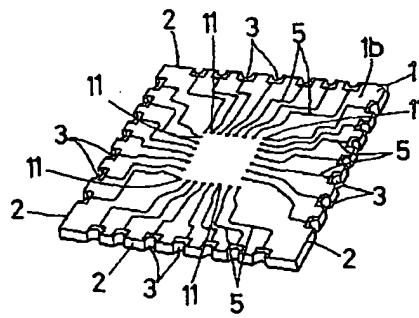
【図5】



【図3】



(b)



【図6】

